МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ

Федеральное государственное бюджетное образовательное учреждение

высшего образования

«Вятский государственный университет»

(ФГБОУ ВО «ВятГУ»)

Факультет автоматики и вычислительной техники

Кафедра ЭВМ

Отчёт

Лабораторной работы по дисциплине

«Проектирование цифровых устройств»

Выполнил студент группы ИВТб-3301-04-00 / Жеребцов К. А.

Проверил преподаватель / Клюкин В.Л.

Киров 2022

1. Цель:  
   Разработать объединённую граф-схему устройства.
2. Объединённая ФС

|  |  |  |  |
| --- | --- | --- | --- |
| Из ОА в УА | | Из УА в ОА | |
| Сигнал | Логическое условие | Сигнал | Микрооперация |
| Х | Проверка наличия операндов на ШИВх | Y0 | Запись в RG2, T6, Очистка RG5 |
| P0 | Операнд равен нулю | Y1 | Запись Т5 |
| P1 | Результат не нормализован, при умножении | Y2 | запись RG1, RG4 |
| P2 | Результат не нормализован, при сложении | Y3 | Сдвиг Rg1 |
| P3 | Окончание умножения | Y4 | Сдвиг Rg2 |
| P4 | Старший разряд СТ1 | Y5 | Запись СТ1 |
| P5 | СТ1 равен 0 | Y6 | Очистка СТ1 |
| P6 | Исключительная ситуация при сложении порядков; | Y7 | СТ1+1 |
| P7 | Старший разряд СТ2 | Y8 | СТ1-1 |
| P8 | ПРС | Y9 | Инверсия RG2 |
| P9 | ПМР | Y10 | очистка RG3 |
| P10 | СТ2 равен 0 | Y11 | запись RG3 |
| P11 | СТ2 равен 0 без старшего разряда | Y12 | Сдвиг RG3 Влево |
| P12 | А>B На компараторе | Y13 | Сдвиг RG3 Вправо |
| P13 | Логическая операция результат 0 | Y14 | Инверсия RG2 +1 |
| P14 | Умножение- результат ноль | Y15 | запись RG5 |
| P15 | Сложение в умножении | Y16 | Очистка СТ2 |
| P16 | Старший разряд RG2 | Y17 | Запись СТ2 |
| P17 | 23 разряд RG3 | Y18 | СТ2+1 |
| Z | Проверка возможности выдачи результата на ШИВых | Y19 | СТ2-1 |
|  |  | Y20 | инверсия СТ1 |
|  |  | Y21 | Запись СТ3 |
|  |  | Y22 | СТ3+1 |
|  |  | Y23 | Запись в Т1 |
|  |  | Y24 | Запись Т4 |
|  |  | Y25 | Запись Т2 |
|  |  | Y26 | Выдача результата на шину |



Рисунок 1 – Объединенная ФС

3. Объединенная ГСА





Рисунок 2 – Объединенная ГСА

Вывод:

В ходе выполнения лабораторной работы была разработана объединённая граф-схема устройства на основе объединённой функциональной схемы, разработанной в предыдущей работе.